

重2020N 5G毫米波基站前端芯片研发

一、领域： 一、电子信息--（二）微电子技术

二、主要研发内容

（一）面向毫米波射频前端芯片的功率放大器和矢量有源移相技术研发；

（二）基于自研毫米波芯片和国产毫米波大规模阵列天线的AiP模组研发；

（三）5G毫米波AAU基站设计、系统业务传输验证及应用。

三、项目考核指标（项目执行期内）

（一）经济指标：实现销售收入（或量产应用） ≥ 2000 万元。

（二）学术指标：申请专利 ≥ 8 件，其中发明专利 ≥ 4 件。

（三）技术指标：

1. 毫米波射频前端芯片指标：单芯片通道数 ≥ 4 个，增益分辨率 $\leq 0.5\text{dB}$ ，相位分辨率 ≤ 5.625 度，单通道功放 $P_{1\text{dB}} \geq 18\text{dBm}$ ，发射增益 $\geq 25\text{dB}$ ，接收噪声系数 $\leq 7\text{dB}$ ，接收增益 $\geq 25\text{dB}$ ，功放效率 $\geq 10\%$ @6dB回退；

2. 5G毫米波基站指标：工作频率24.25-27.5GHz，信号带宽 $\geq 800\text{MHz}$ ，天线阵元数 ≥ 512 个，峰值速率 $\geq 10\text{Gbps}$ 。

四、项目实施期限： 3年

五、资助金额： 不超过1000万元

重2020N 400G高速光通信用56Gbaud光探测器芯片关键技术研发

一、领域： 一、电子信息--（二）微电子技术

二、主要研发内容

（一）芯片外延片结构设计：包括外延层的厚度、掺杂类型和掺杂浓度等设计；

（二）芯片结构设计：包括台面结构、扩散区、表面增透膜、表面钝化膜、电极结构等设计；

（三）芯片制作工艺流程及工艺参数设计；

（四）高频信号测试技术研发。

三、项目考核指标（项目执行期内）

（一）经济指标：实现销售收入（或量产应用） ≥ 2000 万元。

（二）学术指标：申请专利 ≥ 7 件，其中发明专利 ≥ 3 件。

（三）技术指标：

1. 芯片带宽 $BW \geq 35\text{GHz}$ @（ $V_r=4\text{V}$ ， $P_{in}=0.5\text{mW}$ ，with TIA， $T=25^\circ\text{C}$ ）；

2. 芯片响应度 $Re \geq 0.7 \text{ A/W}$ @（ $V_r=1\text{V}$ ， $\lambda=1310\text{nm}$ ， $P_{in}=0.5\text{mW}$ ， $T=25^\circ\text{C}$ ）；

3. 芯片常温暗电流 $I_d \leq 3 \text{ nA}$ @（ $V_r=5\text{V}$ ， $T=25^\circ\text{C}$ ）；

4. 芯片电容 $C \leq 0.07\text{pF}$ @（ $V_r=4\text{V}$ ， $f=1\text{MHz}$ ， $T=25^\circ\text{C}$ ）；

5. ESD阈值电压 $\geq 100\text{V}$ 。

四、项目实施期限： 3年

五、资助金额： 不超过800万元

重2020N 面向5G通信的15 MBd多通道高速逻辑门输出光耦研发

一、领域： 一、电子信息--（二）微电子技术

二、主要研发内容

- （一）多通道高速逻辑门的发射/接收芯片设计；
- （二）光电耦合瞬态共模抑制技术研发；
- （三）多通道抗光电干扰及多通道一致性技术研发；
- （四）芯片超小、超薄的封装高可靠性设计。

三、项目考核指标（项目执行期内）

（一）经济指标：实现销售收入（或量产应用） ≥ 2000 万元。

（二）学术指标：申请专利 ≥ 7 件，其中发明专利 ≥ 3 件。

（三）技术指标：

1.最小共模抑制：15kV/ μ s；

2.传输速度：15MBd/S（ $V_{cc}=3.3V$ ， $R_L=350\Omega$ ， $T_A=25^\circ C$ 。）；

3.最小内间隙 $\geq 0.5mm$ ，爬电距离 $\geq 8mm$ ；

4.输出从低电平到高电平时传输延时 $t_{PHL} \leq 75ns$ ，输出从高电平到低电平时传输延时 $t_{PLH} \leq 90ns$ ，输出上升时间 t_r (typ.): 45ns, 输出下降时间 t_f (typ.): 20ns（ $V_{cc}=3.3V$ ， $R_L=350\Omega$ ， $T_A=25^\circ C$ 。）；

5.输入-输出瞬时耐受电压 $V_{ISO} \geq 3750 V_{rms}$ （测试条件： $RH \leq 50\%$ ， $t=1min$ ， $T_A=25^\circ C$ ）；

6.工作绝缘电压 V_{IORM} : 560~1140V $_{peak}$ ；

7.最小输入电流：5mA；

8.工作温度：-55~115 $^\circ C$ 。

四、项目实施期限：3年

五、资助金额：不超过800万元

重2020N 面向智能手机的5G NR射频前端芯片关键技术 研发

一、领域： 一、电子信息--（二）微电子技术

二、主要研发内容

（一）射频前端芯片架构设计；

（二）射频前端芯片5G功率放大器的线性度提升技术研发；

（三）射频前端多芯片封装技术研发；

（四）5G NR射频前端芯片检测及验证。

三、项目考核指标（项目执行期内）

（一）经济指标：实现销售收入（或量产应用） ≥ 2000 万元。

（二）学术指标：申请专利 ≥ 7 件，其中发明专利 ≥ 3 件。

（三）技术指标：

1. 频率范围：2496-2690 MHz；

2. 天线输出功率：单天线模式下，线性功率：26dBm，
2×2UL-MIMO工作模式下，线性功率：23+23dBm；

3. 5G调制模式：支持DFT-S-OFDM/CP-OFDM调制，最高带宽 ≥ 100 MHz，支持256QAM高阶调制，EVM $\leq 1.4\%$ ；

4. 输出电流：900mA@29dBm，Rx链路插损：-2.2dB；

5. 支持APT和ET模式；

6. 支持Fast SRS Hopping timing requirements；

7. 支持MIPI 2.1协议。

四、项目实施期限： 3年

五、资助金额： 不超过800万元

重2020N 万兆多模光接入核心芯片和系统研发

一、领域： 一、电子信息--（二）微电子技术

二、主要研发内容

（一）从EPON/GPON平滑演进到10G-EPON和10G-GPON设计；

（二）基于分布式交换架构OLT设备的大容量、高密度、低功耗设计；

（三）FTTH长距离和大分光比技术研发；

（四）PON核心芯片的高集成度技术研发。

三、项目考核指标（项目执行期内）

（一）经济指标：实现销售收入（或量产应用） ≥ 2000 万元。

（二）学术指标：申请专利 ≥ 8 件，其中发明专利 ≥ 4 件。

（三）技术指标：

1. 支持EPON/GPON/10G-EPON/10G-GPON/10GE以太网5模接入；

2. 线路侧支持32路PON口

（16XGPON/XGSPON/XEPON+16GPON/EPON），支持16 \times 10GE/GE，背板侧：支持16路25Gserdes接口；

3. 转发能力：全双工320G接入，最大处理能力 ≥ 480 MPPS，业务可编程，支持三层路由；

4. 大容量OLT系统采用分布式交换架构，槽位带宽 ≥ 400 G。

四、项目实施期限： 3年

五、资助金额： 不超过1000万元

重2020N 物理感知和版图驱动的逻辑综合技术研发

一、领域： 一、电子信息--（二）微电子技术

二、主要研发内容

（一）融合逻辑综合、布局布线与签核工具的统一数据库平台与物理实现引擎技术研发；

（二）具有内嵌的工业级布局布线器的逻辑综合技术研发；

（三）物理信息感知和版图驱动的逻辑优化与工艺映射技术研发；

（四）物理感知的时钟树综合技术与时序重建技术研发；

（五）支持先进工艺节点7nm/5nm的统一的逻辑综合与物理综合优化技术研发。

三、项目考核指标（项目执行期内）

（一）经济指标：实现销售收入（或量产应用） ≥ 2000 万元。

（二）学术指标：申请专利 ≥ 8 件，其中发明专利 ≥ 4 件。

（三）技术指标：

1.支持的电路大小：四千万门级；

2.综合运行时间/每千万门：12小时（32CPU服务器，CPU速度3.5GHZ）；

3.与传统的非版图驱动的逻辑综合器相比：

（1）降低布线器的最终工艺约束违例数量15%以上；

（2）降低布局布线流程的循环迭代次数20%以上；

（3）提升布局布线优化器中逻辑再综合的时序性能10%以上；

（4）降低电路功耗或者减少芯片面积15%以上；

（5）降低布线器运行时间：5倍。

- 4.与布局布线阶段的时序和线长的一致度：差别<5%；
- 5.支持版图驱动的逻辑优化与工艺映射；
- 6.支持与签核级的时序和功耗分析的集成；
- 7.支持全局布线级的拥挤度分析与模型。

四、项目实施期限： 3年

五、资助金额： 不超过1000万元

重2020N 桌面级高性能自主可控GPU芯片关键技术研发

一、领域： 一、电子信息--（二）微电子技术

二、主要研发内容

（一）图形处理器（GPU）指令集研发；

（二）可编程渲染GPU Shader Core及GPU Shader Core互联技术研发；

（三）GPU Shader Cluster及GPU SoC设计；

（四）GPU编译器及GPU软件模拟器研发；

（五）Linux操作系统环境及相关驱动研发。

三、项目考核指标（项目执行期内）

（一）经济指标：实现销售收入（或量产应用） ≥ 2000 万元。

（二）学术指标：申请专利 ≥ 7 件，其中发明专利 ≥ 3 件。

（三）技术指标：

1.GPU芯片运行功耗 $< 40W$ ；

2.GPU指令集位数：32位，支持协处理器扩展和OpenGL Shading Language；

3.GPU多核互联，最高支持GPU核心数量：128个，支持单精度浮点运算，采用1300MHz芯片主频（支持动态调频）浮点运算能力（FP32）最大达到1280GFLOPS；

4.具有L1、L2、L3多级缓存，硬件支持缓存一致性；

5.支持图形学国际标准规范OpenGL2.0，支持高性能并行计算的国际标准规范OpenCL1.2。

6.支持国产操作系统的桌面GUI渲染及3D游戏渲染；

7.渲染能力：最多支持可独立关闭的渲染流水线4条，最高像素填充率：16Gpixel/S@1300MHz；

8.主机接口：支持PCIE3.0 X16；

9.支持HDMI x2、VGA x1、DP x1显示接口；

10.支持高清视频H.265、H.264、VC-1、VP8、MPEG2和MPEG4硬件解码。

四、项目实施期限： 3年

五、资助金额： 不超过800万元